

A/D CONVERTER

Patent Number: JP2094814

Publication date: 1990-04-05

Inventor(s): FUJISHIMA YUKITOMI; others: 01

Applicant(s): TOSHIBA CORP

Requested Patent: JP2094814

Application Number: JP19880245983 19880930

Priority Number(s):

IPC Classification: H03M1/12; H04N7/13

EC Classification:

Equivalents:

Abstract

PURPOSE: To reduce noise by inputting the same analog signal to excess A/D converters, summing their digital outputs and dividing the result by the number of added signals when analog signals less than number of the A/D converters in a digital TV in which plural number of the A/D converters are employed.

CONSTITUTION: An analog switch 7 is provided, which switches an SVHS C signal also to an input composite video signal of an A/D converter 4. Outputs of two A/D converters 3, 4 are added by an adder 8 and the result is divided by 2 at a multiplier 10. In order to halve the gain, the multiplier 10 is to be shifted by one bit. Thus, analog noise caused at the MSB change point is halved and the noise is divided into two and outputted with a timewise deviation. That is, the level of the analog noise generated at the MSB change point is decreased and scattered timewise.

Data supplied from the esp@cenet database - 12

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
⑪ 公開特許公報 (A) 平2-94814

⑥Int.CL.⁵
H 03 M 1/12
H 04 N 7/13

識別記号 C
Z

庁内整理番号 6832-5J
6957-5C

⑪公開 平成2年(1990)4月5日

審査請求 未請求 請求項の数 1 (全4頁)

④発明の名称 A/D変換器

②特 願 昭63-245983
②出 願 昭63(1988)9月30日

②発明者 藤嶋 之富 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜
事業所家電技術研究所内
②発明者 山田 雅弘 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜
事業所家電技術研究所内
②出願人 株式会社 東芝 神奈川県川崎市幸区堀川町72番地
②代理人 弁理士 鈴江 武彦 外2名

明細書

1. 発明の名称

A/D変換器

2. 特許請求の範囲

入力アナログ信号の数より多い複数個のA/D変換器を内蔵したデジタル信号処理を行なうテレビジョン受像機において、同一アナログ信号を複数個のA/D変換器に分配するスイッチ回路と、このスイッチ回路により同一アナログ信号が複数個のA/D変換器に入力された時各A/D変換器の出力を選択するセレクターと、このセレクターにより選択された出力を加算する加算器とを具備することを特徴とするA/D変換器。

3. 発明の詳細な説明

【発明の目的】

(産業上の利用分野)

本発明は、デジタル信号処理を行なうテレビジョン受像機(以下デジタルTVと言う)のA/D(アナログ/デジタル)変換器に関する。

(従来の技術)

現在のデジタルTVは高画質化が計られている。従って第4図の様にS V H SのC信号用の入力端子2を持つことが多く、その場合はS V H SのC信号入力用のA/D変換器4が設けられている。またこれらデジタルTVは、多機能化も計られ主画面のA/D変換器以外に副画面映像信号用A/D変換器を持っている場合も考えられる。尚、このようなデジタルTVはコンポジットビデオとS V H SのY信号共通入力端子1がコンポジットビデオとS V H SのY信号用A/D変換器3に接続され、このA/D変換器3のコンポジットビデオとS V H SのY信号のデジタルデータ出力端子5はデジタル信号処理回路へ接続される。前記A/D変換器4のS V H SのC信号用のデジタルデータ出力端子6はデジタル信号処理回路へ接続される。

しかし、主画面のみをコンポジットビデオ信号入力で映し出している場合、この主画面コンポジットビデオ信号用A/D変換器以外は、全く使用

されていない。

一方、デジタルTVのビデオ信号はデジタル信号時、周辺のノイズの混入及び各能動素子の熱雑音の混入によるS/N劣化はない。従ってデジタルTVでの上述の様なノイズの混入等によるS/N劣化はA/D変換以前及びD/A変換以後に限られる。特に、A/D変換以前へのデジタル回路等のノイズ混入は、コンポジットビデオ信号のY/C分離に悪影響も与えたり、単なるS/N劣化に止まらない。また、ビデオ信号はA/D変換されれば必ず量子化ノイズを発生する。

(発明が解決しようとする課題)

本発明は、従来技術ではS/N劣化等がある点に鑑みてなされたもので、A/D変換器で発生するノイズの混入の低減、A/D変換器の分解能の向上によって、デジタルTV全体の画質を向上させ得るA/D変換器を提供することを目的とする。

[発明の構成]

(課題を解決するための手段と作用)

には1ビットシフトするだけでよい。9ビット得られる出力はそのまま使用しても、上位8ビットだけを次のディジタル信号処理回路に供給してもよい。

これら第1図の回路にSVHS信号が入力された場合は、スイッチ7は入力端子2側に接続され回路動作は第4図と全く同じになる。

次に、A/D変換器内で発生するノイズを考える。まずMSBが変化するスイッチングノイズが考えられる。つまりデジタルデータがここを境に全て1→0又は0→1と変化する。するとこれら出力のデジタルデータの急変は入力アノログデータへ電源を介するなどしてノイズを混入する可能性がある。

そこでスイッチ7を入力端子1側に接続した状態でA/D変換器3とA/D変換器4の入力端子に入ってくる信号の直流成分をわずかにずらしたり、A/D変換器3とA/D変換器4のダイナミックレンジの上・下限をわずかにずらしたりして2つのA/D変換器出力にDCオフセットを与える。

本発明は、A/D変換器が複数個あるデジタルTVにおいて、A/D変換器の数より少ないアナログ信号が入力された場合、余るA/D変換器にも同じアナログ信号を入力する。そして、同じアナログ信号を入力したA/D変換器のデジタル出力を加算し、その後加算した数で除す。

するとA/D変換器ごとに発生しているノイズに相関がなければ、出力でのノイズは $1/(A/D\text{変換器の数})$ となる。

(実施例)

次に図面を参照して本発明の実施例を詳細に説明する。

第1図は本発明の一実施例であり、第1図中、第4図と同一部分は同一符号を付す。即ち、SVHSのC信号用のA/D変換器4の入力をコンポジットビデオ信号入力端子1にも切り換えられるようアナログスイッチ7を設ける。そして2つのA/D変換器3、4の出力を加算し、2で除すために、加算器8、セレクター9、乗算器10を設ける。この場合乗算器10はゲインを1/2にする

る。すると、前述のMSBの変化する点は、A/D変換器3、A/D変換器4で時間的なずれを生じる。そしてそれMSB変化点で発生するアナログノイズは1/2にされ2つに別かれて時間的なずれを生じ、出力されることになる。つまり、MSB変化点で発生するアナログノイズはレベルが下げられ時間的に分散させられる。

その他にA/D変換器内で発生するノイズはA/D変換器3とA/D変換器4で相関のないものについては全てエネルギーで1/2、得られるデジタルデータの電圧出力で $1/\sqrt{2} = -3\text{dB}$ となる。

第1図を簡易化すると第2図の様になる。すなわち、セレクター9のO固定であった入力をA/D変換器3の出力そのものに接続し乗算器10のゲインを1/2固定とすることが出来る。

この場合、従来に比べ追加が必要となる回路は、アナログスイッチ7とデジタルの加算器8とセレクター9のみとなる。

またA/D変換器3とA/D変換器4の直線性

がA/D変換器のダイナミックレンジ全域にわたり1/2 LSB以下の誤差をもっているなら、上述の様なA/D変換器3とA/D変換器4間でのDCオフセットを1/2 LSBにすることにより、出力端子5の性能は9ビットになり1ビット向上させることが出来る。従って、以後のデジタル信号処理回路でも、コンポジットビデオ信号入力時は1ビット信号の性能を上げた状態で信号処理が可能となる。この場合の接続は第3図の様に第2図の入力端子1とA/D変換器4の間に1/2 LSB DCシフト回路11を設けるだけでよい。又、A/D変換器3とA/D変換器4のダイナミックレンジの上・下限は2つの間に1/2 LSBオフセットを持たせるだけでもよい。

尚、本発明はA/D変換器4を副画面表示機能の付いたデジタルTVの副画面用A/D変換器と起き換えることも可能である。また、第1図の加算器8の出力にさらに副画面用A/D変換器出力を加算し乗算器10のゲインを1/3にすることも考えられる。

C信号用A/D変換器、6…SVHSのC信号用デジタルデータ出力端子、7…アナログスイッチ、8…加算器、9…セレクター、10…乗算器、11…1/2 LSB DCシフト回路。

出願人代理人弁理士鈴江武彦

この様に、本発明は上記実施例に限定されるものではなく、この外その要旨を逸脱しない範囲で種々変形して実施することができる。

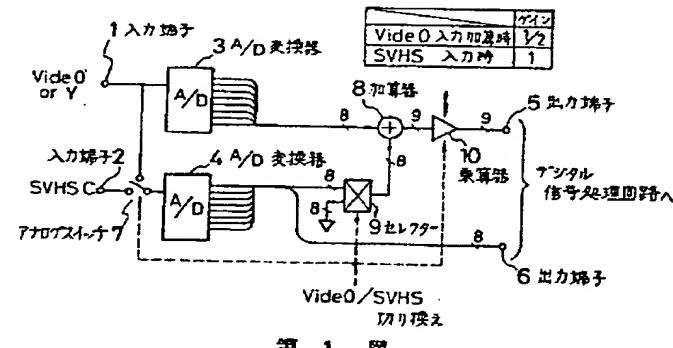
【発明の効果】

以上詳述した様にこの発明によれば、使用されていないA/D変換器を簡単な追加回路で有効利用しA/D変換器の性能を向上することにより、A/D変換器で発生するノイズの混入の低減、A/D変換器の分解能の向上によって、デジタルTV全体の画質を向上させることができる。

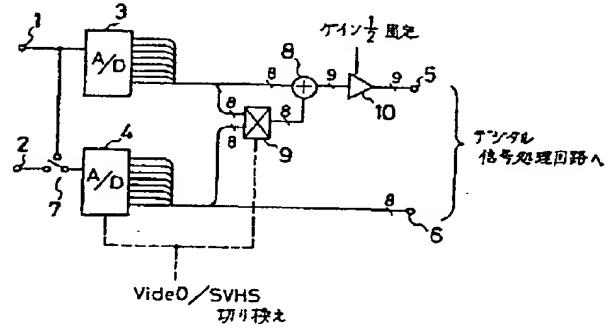
4. 図面の簡単な説明

第1図は本発明の一実施例を示す構成説明図、第2図および第3図は第1図の回路を簡単化した本発明の他の実施例を示す構成説明図、第4図は従来のA/D変換器を示す構成説明図である。

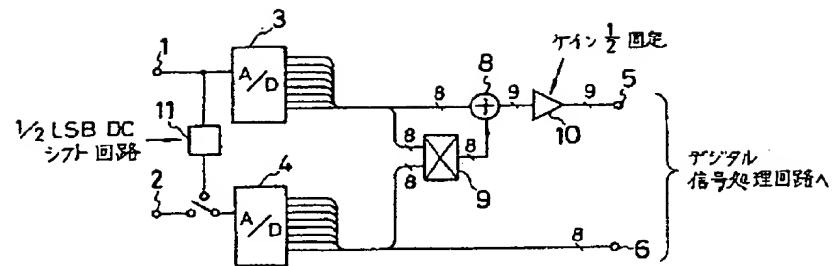
1…コンポジットビデオとSVHSのY信号共通入力端子、3…コンポジットビデオとSVHSのY信号用A/D変換器、5…コンポジットビデオとSVHSのY信号のデジタルデータ出力端子、2…SVHSのC信号用の入力端子、4…SVHSの



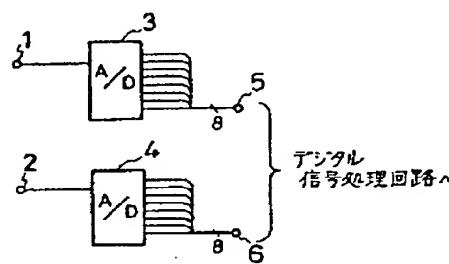
第1図



第2図



第 3 図



第 4 図